Electronique : logiciel de simulation

Mise en route du programme : Start → programs → design lab – client → schématics
start → search → design lab

Objets à incorporer : avec les jumelles :

- ⦵ : Vsin
- masse : Agnd
- L : self
- C : capacité
- R : résistance
- ampli. op/diff : LM 311 ou LM 741
- source de tension continue : VDC
- Bubble : référence : évite les fils croisés

Notations :

- méga : Meg
- milli : M
- micro : u
- nano : n

Manipulations :

- rotation : CTRL-R
- changer une valeur : cliquer 2 fois rapidement

Paramétrer la source ⦵ : – enlever les 2 petites croix :

- DC : fait varier autour d'un point la tens continue.
  ⦵ ⟹ DC = 0
- AC : 1 volts : analyse harmonique
- Voff : tension d'offset : décalage (analyse transitoire) = 0
- Vampl : équivalent du AC : 1V
- Fréquence

TD, DF, Phase : OK.

Analyse : – setup :

- à laisser toujours : Bias Point
- principales à utiliser :
  - Transcient : analyse transitoire → important :
    - final time : 10 kHz → 1ms (durée de simulation)
    - step ceiling : temps de calcul (10 us)
    - print step : ok.
  - analyse fréquencielle : – au lieu de transcient : AC-Sweep
    ⟹ marqueurs spéciaux : mark Advanced : Vdb

Lancer la simulation :

- sauver (donner un nom initial au fichier)
- appuyer sur la case ⊞ jaune
- fermer la petite fenêtre jaune de la simulation

Répertoire : Nets – Apps / cours / C3i / cient / Projets ...

Chapitre IX : Semiconducteurs et diodes

Définition : – dopage de type n : – on dope un semiconducteur en introduisant des impuretés (atomes) donneurs chacun de 1 e^-. (atomes pentavalents)

– dopage de type p : – on dope un semiconducteur en introduisant des impuretés accepteurs de chacun 1 e^- (atomes trivalents)

– jonction PN : – dopage non uniforme d'un semiconducteur qui met en présence une région de type n et une région de type p donne naissance à une jonction PN.

Propriété : – de la jonction PN : $\exists$ différence de potentiel entre P et N (sauf à la jonction même, diffusion), donc $\exists$ barrière de potentiel pour les charges mobiles.

Définition : – zone de déplétion. C'est la zone de la jonction PN où la différence de potentiel est nulle.

Remarque : – diode. Si on applique une tension U à la jonction PN, cette tension se reporte presque entièrement à la zone de déplétion et modifie donc la barrière de potentiel

Définition : – polarisation directe : – tension qui diminue la hauteur de la barrière de potentiel par rapport à l'éq. (facilite le passage du courant dans la jonction)

– polarisation inverse : – tension qui augmente la hauteur de la barrière de potentiel par rapport à l'équilibre (empêche le passage du courant dans la jonction)

– courant inverse de saturation I_S : c'est le courant qui passerait toujours lorsque on augmente la barrière de potentiel à l'∞ : effet tunnel.

– tension thermodynamique U_T : on définit U_T par : $U_T := \frac{k \cdot T}{e}$, avec k : cte de Boltz., e : charge de l'e^-, T : température [K].

– coefficient d'émission n : si n petit, la barrière de potentiel nécessaire est plus faible. On a : $n \in [1,2]$. transistors Si, diodes Ge : $n \sim 1$. Diodes Si : $n \in [1,2]$.

– équation de la diode : $I = I_S\left[\exp\left(\frac{U}{n \cdot U_T}\right) - 1\right]$

avec :

U : tension aux bornes de la diode — n : coefficient d'émission

U_T : tension thermodynamique — I_S : courant inverse de saturation

Remarques : – dans toutes les diodes que on va utiliser on a directement $U \simeq 0,7$ [V].

– Soit : I_p : courant de la jonction de type p — I_{sp} : courant inverse de saturation de la jct. p.

I_n : courant de la jonction de type n — I_{sn} : courant inverse de saturation de la jct. n.

alors on a :

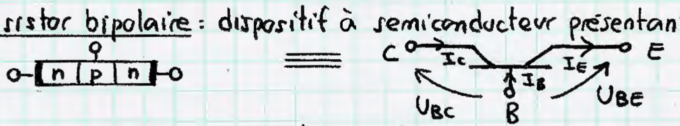
$$I = I_n + I_p \qquad I_s = I_{sn} + I_{sp}$$

$$I_k = I_{sk}\left[\exp\left(\frac{U}{n \cdot U_T}\right) - 1\right], \quad k = \{p, n\}$$

Définition : – résistance dynamique au point de fonctionnement d'une diode : $R_d := \frac{dU}{dI}$, $U \equiv U_{diode}$.

Chapitre X : Transistor bipolaire

Définition : – transistor bipolaire : dispositif à semiconducteur présentant trois couches à dopages alternés npn



– base : – la couche médiane du transistor est appelée base.

– émetteur : – la couche externe E est appelée émetteur.

– collecteur – la couche externe C est appelée collecteur.

– mode F (progressif) : – mode de fonctionnement du transistor dans lequel $U_{BC} = 0$. $U_{BE} \leq 0$: bloqué ; $U_{BE} > 0$: normal direct.

– mode R (inverse) : – mode de fonctionnement du transistor dans lequel $U_{BE} = 0$. $U_{BC} \leq 0$: bloqué ; $U_{BC} > 0$: normal inverse

– mode bloqué : – le transistor est bloqué lorsque ses deux jonctions sont en polarisation inverse. Aucun courant ne circule dans un transistor bloqué : circuit ouvert.

– mode saturation : – le transistor est en saturation lorsque les deux jonctions du transistor sont en polarisation directe ($U_{BC} > 0$, $U_{BE} > 0$)

– fonctionnement normal direct : lorsque $U_{BC} \leq 0$, $U_{BE} > 0$. La jonction BE détermine le débit des e^-. la jonction BC n'influence pas le débit des e^-.

– fonctionnement normal inverse : lorsque $U_{BC} > 0$, $U_{BE} \leq 0$. La jonction BC détermine le débit des e^-. la jonction BE n'influence pas le débit des e^-.

Remarque : – mode F. Soit un mode normal direct. Soit I_F le courant de l'émetteur au collecteur (courant collecteur : I_C courant obtenu), I_S le courant inverse de saturation de I_F, I_{BF} le courant de base (courant imposé) en mode F, I_{SF} le courant inverse de saturation de I_{BF}, alors :

$$I_F = I_S \cdot \left\{ \exp\left(\frac{U_{BE}}{U_T}\right) - 1 \right\} \quad , \quad I_{BF} = I_{SF} \cdot \left\{ \exp\left(\frac{U_{BE}}{U_T}\right) - 1 \right\}$$

Définition : – gain de courant en mode F. Soit un mode normal direct, alors on définit le gain de courant en mode F par :

$$\beta_F = \frac{I_F}{I_{BF}} = \frac{I_S}{I_{SF}}$$

I_F : courant collecteur
I_{BF} : courant de base

Remarque : – propriétés de β_F : β_F est constant, donc le courant collecteur est commandé par le courant de base selon la relation : $I_F = \beta_F \cdot I_{BF}$.

Remarque : – mode R. Soit un mode normal inverse. Soit I_R le courant du collecteur à l'émetteur (courant I_E émetteur : ce que on obtient), I_S le courant inverse de saturation de I_R, I_{BR} le courant de base (imposé) en mode R, I_{SR} le courant inverse de saturation de I_{BR}, alors :

$$I_R = I_S \cdot \left\{ \exp\left(\frac{U_{BC}}{U_T}\right) - 1 \right\} \quad , \quad I_{BR} = I_{SR} \cdot \left\{ \exp\left(\frac{U_{BC}}{U_T}\right) - 1 \right\}$$

Définition : – gain de courant en mode R. Soit un mode normal inverse, alors on définit le gain de courant en mode R par :

$$\beta_R = \frac{I_R}{I_{BR}} = \frac{I_S}{I_{SR}}$$

I_R : courant émetteur
I_{BR} : courant de base

Remarque : – propriétés de β_R : β_R est constant, donc le courant émetteur est commandé par le courant de base selon la relation : $I_R = \beta_R \cdot I_{BR}$

Définition : – effet Early : modulation de la longueur de la base par la tension U_{BC}

– effet Late : modulation de la longueur de la base par la tension U_{BE}

– point de repos : ensemble des grandeurs électriques caractérisant le transistor en l'absence des signaux à amplifier

– modèle Ebers et Moll : transistor résultant de la superposition des états F et R. Ce modèle est entièrement décrit par : I_S : courant inverse de saturation du transistor, β_F : gain de courant en mode F, β_R : gain de courant en mode R.

Remarque : – en général on a : $I_E = I_C + I_B = I_C \cdot \left(1 + \frac{1}{\beta_F}\right) \cong I_C$, car β_F très grand.

Chapitre XIII : Systèmes logiques combinatoires

Définition : – combinatoire : – un système logique est dit combinatoire si l'état de sa sortie ne dépend que de l'état de son entrée.

Remarque : – l'algèbre utilisé est l'algèbre de Boole : $1 \equiv 5V$; $0 \equiv 0V$.

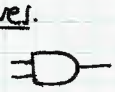
Définition : – opérations logiques : – inversion : $\bar{A} = A^c$; "et" : $A \cdot B$ (idem $A \cap B$) ; "ou" : $A + B$ (idem $A \cup B$).

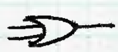
Théorèmes : – commutativité : $ab = ba$; $a+b = b+a$
– idempotence : $aa = a$; $a+a = a$
– constantes : $a \cdot 0 = 0$; $a \cdot 1 = a$; $a + 0 = a$; $a + 1 = 1$
– complémentation : $a \cdot \bar{a} = 0$; $a + \bar{a} = 1$
– distributivité : $a \cdot (b+c) = a \cdot b + a \cdot c$; $(a+b) \cdot (a+c) = a + b \cdot c$
– de Morgan : $\overline{a \cdot b} = \bar{a} + \bar{b}$; $\overline{a+b} = \bar{a} \cdot \bar{b}$

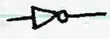
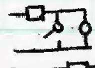
Définition : – table de vérité. Représentation sous forme de tableau des entrées et sorties d'un syst. combinatoire.

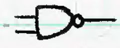
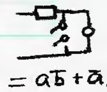
– table de Karnaugh : table dans $\mathbb{R}^2$ qui traduit la table de vérité. On regroupe les '1' par 1, 2, 4, 8, ... et par groupement, on note la valeur des termes constants. La sortie est le syst. simplifié. (la table s'inscrit sur une sphère)

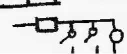
Définition : – portes logiques.

1. "et" : AND  $c = a \cdot b$ 

2. "ou" : OR  $c = a + b$ 

3. "non" : NOT  $b = \bar{a}$ 

4. "non-et" : NAND  $c = \overline{a \cdot b}$ 

5. "non-ou" : NOR  $c = \overline{a+b}$ 

6. "ou exclusif" : XOR  $c = a \oplus b = a\bar{b} + \bar{a}b$

Chapitre IV : Systèmes logiques séquenciels

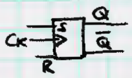
Définition : - logique séquencielle. Les sorties dépendent des entrées à l'instant t ainsi que des états précédents de ces entrées.

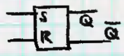
- syst. séqu. asynchrone. Un système séquenciel est dit asynchrone lorsque les sorties basculent (passage de 0 à 1 ou de 1 à 0) uniquement en fonction des changements des variables d'entrée.

- syst. séqu. synchrone. Un système séquenciel est dit synchrone lorsque les sorties basculent en fonction des changements des variables d'entrée mais à un instant t précis. Ce basculement est périodique, et est commandé par un signal appelé signal d'horloge ou clock (ck ou cp)

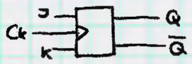
Remarque : - système séquenciel. Synonymes : fonctions séquencielles, bascules, verrous, latches, flip-flop. Types de bascules :

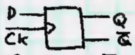
1. S-R (set and reset) : $Q^+ = S + Q.\bar{R}$, Q : sortie à l'instant t, Q^+ : sortie à l'instant t+1.

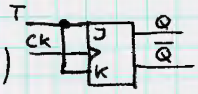
synchrone : 

asynchrone : 

fonctionnement : $\{S=1 ; R=0\} \Rightarrow Q^+ = 1$ (set) / $\{S=0 ; R=1\} \Rightarrow Q^+ = 0$ (reset)
$\{S=0 ; R=0\} \Rightarrow Q^+ = Q$ / $\{S=1 ; R=1\} \Rightarrow$ état interdit (set & reset)

2. J-K. $Q^+ = J\bar{Q} + Q.\bar{K}$. 

3. D. $Q^+ = D$. 

4. T. $Q^+ = T \oplus Q = T\bar{Q} + \bar{Q}T$ (cas particulier de J-K avec J = K = T) 

Remarque : - notation. Basculement sur le flanc montant de Ck : Ck ▷. Basculement sur le flanc descendant du Ck : Ck o▷.
- graphe des états : représentation de la séquence logique avec des flèches (sens)
- tables de vérité : on représente toutes les combinaisons possibles des états des entrées, et l'état corresp. de la sortie pour chaque bascule.

Éléments passifs (II)

RÉSISTANCES : $U = R \cdot I$

CAPACITÉS : q : charge électrique.
$$I = \dot{q}$$
$$q = C \cdot u \quad \text{(pour une capacité)}$$
$$I = C \cdot \dot{u} \quad \text{(pour une capacité)}$$

INDUCTANCE : Φ : flux magnétique [Wb].
$$U = \dot{\Phi}$$
$$\Phi = L \cdot I \quad \text{(pour une self)}$$
$$U = L \cdot \dot{I} \quad \text{(pour une self)}$$

Transformateur : – système à induction mutuelle. 2 enroulements : i) production de Φ ii) captation de Φ
$$U_{out} = \frac{N_2}{N_1} U_{in}, \quad N_i : \text{nb. de spires.}$$

Régime sinusoïdal (III)

1. **Signaux périodiques :** – amplitude
 – fréquence $\nu = 1/T$.
 – valeur moyenne : MEAN :
$$\bar{U} = U_{moy} = \frac{1}{T} \int_x^{x+T} u(t)\, dt \qquad \text{(niveau continu)}$$
 – valeur efficace RMS : root mean square
$$U_{eff} = \sqrt{\frac{1}{T} \int_x^{x+T} u^2(t)\, dt} \qquad I_{eff} = \sqrt{\frac{1}{T} \int_x^{x+T} I^2(t)\, dt}$$

2. **Puissance d'un dipôle :** – $P(t) = u(t) \cdot I(t)$: puissance instantanée
 – puissance moyenne :
$$\bar{P} = P_{moy} = \frac{1}{T} \int_x^{x+T} u(t) \cdot i(t)\, dt$$

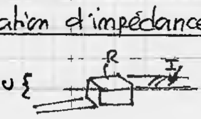
3. **Régime sinusoïdal :** – systèmes linéaires $\Longrightarrow$ superposition $\Longrightarrow$ Fourier.
$$u(t) = \hat{U} \cdot \sin(\omega \cdot t + \epsilon)$$
 – avec $\hat{U}$ l'amplitude, $\omega = \frac{2\pi}{\lambda} = 2 \cdot \pi \cdot \nu \Longrightarrow \nu = \frac{\omega}{2\pi}$ (c.f. phys. gén.)
 – $U_{eff} = \hat{U}/\sqrt{2}$.
 – puissances actives : – lorsque le récepteur consomme une puissance (ex : résistance)
 – puissances passives : – lorsque la puis. moyenne est nulle mais la puis. inst. non nulle (ex : inductances, capacités). Ne consomme pas, mais stocke momentanément.
 – notation complexe :
$$\underline{u}(t) = \underline{U} \cdot e^{j\omega t}, \quad \underline{U} = \underline{Z} \cdot \underline{I}$$
, $\underline{Z}$: impédance complexe
$\underline{U}$: tension efficace
$\underline{I}$: courant efficace

 – impédances :
$$R : \quad \underline{Z}_R = R$$
$$L : \quad \underline{Z}_L = j \cdot \omega \cdot L$$
$$C : \quad \underline{Z}_C = -j \cdot \frac{1}{\omega \cdot C}$$

 – GAIN : $G = \frac{\text{grandeur de sortie}}{\text{grandeur d'entrée}}$, gain en puissance : $G(dB) = 10 \cdot \log\left(\frac{P_{out}}{P_{in}}\right)$
 gain en tension : $G(dB) = 20 \cdot \log\left(\frac{U_{out}}{U_{in}}\right)$

 – Filtres : – gain en tension variable en fréquence. Par déf., si $G \geq 3\,dB$, alors on est dans la bande passante (i.e. le circuit laisse passer U_{out} pour certaines fréquences $\nu = \frac{\omega}{2\pi}$).

4. **Association d'impédances :** – tension : – parallèle : $U = U_k \quad \forall k = 1, \dots, n$
 – série $U = \sum_{k=1}^{n} U_k$



– courant : – parallèle : $I = \sum_{k=1}^{n} I_k$
– série : $I = I_k \quad \forall k = 1, ..., n$

– impédances : parallèle, série : idem.

	série :	parallèle
résistances	$R = \sum_k R_k$	$\frac{1}{R} = \sum_k \frac{1}{R_k}$
capacités	$\frac{1}{C} = \sum_k \frac{1}{C_k}$	$C = \sum_k C_k$
inductances	$L = \sum_k L_k$	$\frac{1}{L} = \sum_k \frac{1}{L_k}$

Analyse fréquentielle (IV)

Diagramme de Bode : – graphe $\subset \mathbb{R}^2$ donné par : $\{\log(\omega), G(dB)\}$ (amplitude)
$\{\log(\omega), \varphi\}$ (déphasage)

– ordre d'un système : – système d'ordre n : pente $= n \cdot 6dB/\text{octave}$, octave : doublement de ν

– Fonction de transfert H : – c'est le nom donné au gain du circuit lorsque on travaille dans les complexes
– normalement, comme on travaille avec des impédances, on représente de le diagramme de Bode $\log\omega$ et $|H|$.

– exemple :

R-C P. bas : $\underline{G}(j\omega) = \frac{1}{1+j\cdot\omega\cdot\tau} \Rightarrow |\underline{G}| = \frac{1}{\sqrt{1+\omega^2\cdot\tau^2}} \Rightarrow \operatorname{Arg}(\underline{G}) = -\operatorname{atg}(\omega\cdot\tau)$

C-R P. haut : $\underline{G}(j\omega) = \frac{j\cdot\omega\cdot\tau}{1+j\cdot\omega\cdot\tau} \Rightarrow |\underline{G}| = \frac{\omega\cdot\tau}{\sqrt{1+\omega^2\cdot\tau^2}} \Rightarrow \operatorname{Arg}(\underline{G}) = \frac{\pi}{2} - \operatorname{atg}(\omega\cdot\tau)$

Définitions : – constante de temps τ : $\tau = R\cdot C$
– pulsation de coupure ω_c : $\omega_c = 1/\tau$
– signal d'entrée / sortie : U_i / U_o
– gain complexe (fct. de transfert) : $\underline{G} = \underline{U_o}/\underline{U_i}$
– gain en amplitude : $|G|$
– déphasage : $\operatorname{Arg} G$

Argument : $\theta = \begin{cases} \operatorname{atg}(y/x) & , x>0 \\ \pi + \operatorname{atg}(y/x) & , x<0, y>0 \\ -\pi + \operatorname{atg}(y/x) & , x<0, y<0 \end{cases}$

Analyse temporelle V

Buts : – étudier le régime transitoire
– solutions des éqn. différentielles : – solution homogène : $x_h(t)$: régime transitoire
– solution particulière : $x_p(t)$: régime permanent

$$x(t) = x_h(t) + x_p(t)$$

Laplace : – $p = \alpha + j\cdot\omega$
– propriétés : – linéarité
– dérivées : $\mathcal{L}\left(\frac{\partial f}{\partial t}\right)(p) = p\cdot F(p) - f(0)$
– intégrales : $\mathcal{L}\left(\int_0^t f\right)(p) = \frac{1}{p}\cdot F(p)$

– tables : $F(p) = \frac{A}{p} \Rightarrow f(t) = A$
$F(p) = \frac{1}{p+a} \Rightarrow f(t) = e^{-a\cdot t}$
$F(p) = \frac{A}{p^2} \Rightarrow f(t) = a\cdot t$
$F(p) = \alpha\cdot\frac{A}{p+a} \Rightarrow f(t) = \alpha\cdot e^{-a\cdot t}$

Résolution : lois de Kirchoff avec éléments passifs pour chaque maille et transf. de Laplace. Puis on écrit la fct. de transfert $G = \frac{U_o}{U_i}$

Et on peut résoudre

Analyse fréquentielle VI (Fourier)

But : – étudier les amplitudes et les fréquences des sommes de sin et cos qui composent un signal.

Définitions : – 1-er terme : fondamentale – autres termes : harmoniques.
– soit $x(t)$ le signal à approximer par une série de cos et sin :

$$x(t) = a_0 + \sum_{n=1}^{\infty}\left[a_n\cdot\cos\left(2\cdot\pi\cdot\frac{n}{T}\cdot t\right) + b_n\cdot\sin\left(2\cdot\pi\cdot\frac{n}{T}\cdot t\right)\right] \quad , T : \text{période}$$

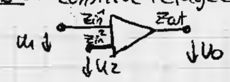
$$a_0 = \frac{1}{T}\cdot\int_{t_1}^{t_1+T} x(t)\,dt \qquad a_n = \frac{2}{T}\int_{t_1}^{t_1+T} x(t)\cdot\cos\left(2\cdot\pi\cdot\frac{n}{T}\cdot t\right)dt$$

$$b_n = \frac{2}{T}\int_{t_1}^{t_1+T} x(t)\cdot\sin\left(2\cdot\pi\cdot\frac{n}{T}\cdot t\right)dt$$

Amplificateurs opérationels, montages linéaires (VII)

<u>Définitions</u>: – <u>signal de commande</u> (consigne) comparé avec le <u>signal de contre-réaction</u> (valeur mesurée), que l'on cherche à réguler (<u>grandeur régulée</u>). Le résultat de la comparaison est <u>l'écart de régulation</u> (écart à la consigne)

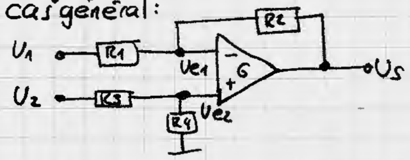
<u>Ampli. différentiels</u>: – constitue l'étage d'entrée d'un ampli. op. Ne peut pas s'employer tel quel.



$U_0 = A(U_1 - U_2)$

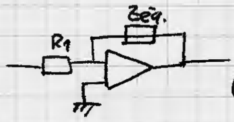
i) Z_{in}^1, Z_{in}^2 très grand
ii) Z_{out} faible
iii) Gain en tension précis et stable

(AOP): <u>Ampli. opérationels</u> – étage d'entrée différentiel, autre étage avec très fort gain
– cas général:



$$U_s = \frac{R_4(R_1+R_2)}{(R_3+R_4)R_1} \cdot U_2 - \frac{R_2}{R_1} \cdot U_1$$

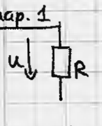
<u>Remarque</u>: – le gain pour les amplificateurs est défini par: $G = \pm \frac{Z_{éq}}{R_1}$

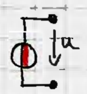


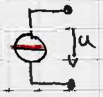
(cas particulier de ci-dessus)

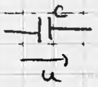
Electronique

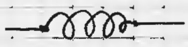
● Chap. 1

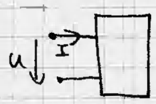

Résistance : R , $U = R \cdot I$

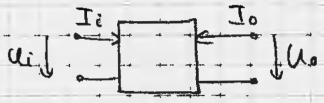

Source de tension continue


Source de courant continu

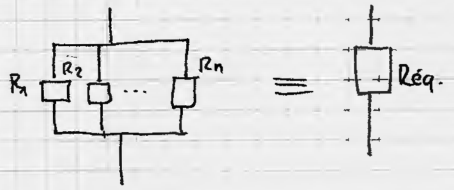

Capacité : C , $I = C \cdot \frac{du}{dt}$


: self : L : inductance : $u = L \cdot \frac{dI}{dt}$


: dipôle

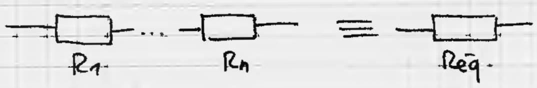

: quadripôle , i : in , o : out

- Résistances : — résistance d'une tige conductrice : $R = \rho \cdot \frac{L}{S}$, L : longueur (m) , S : section (m^2). ρ : coeff.
  — en parallèle :



$$\boxed{\frac{1}{R_{éq.}} = \sum_{i=1}^{n} \frac{1}{R_i}}$$

— en série :



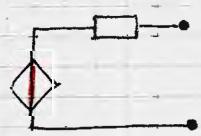
$$\boxed{R_{éq} = \sum_{i=1}^{n} R_i}$$

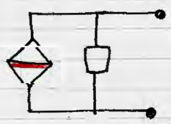
- Définitions : — noeud d'un réseau : — point de jonction de plusieurs fils.
  — maille d'un réseau : — ensemble de branches formant un chemin fermé. ($\equiv$ contour fermé)
  — branche d'un réseau : — portion de circuit se situant entre 2 noeuds.

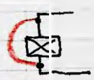
- Kirchoff : i) $\boxed{\sum_{i \text{ noeud } k} I_i = 0}$ (Σ courants à un noeud k est nulle)

  ii) $\boxed{\sum_{i \text{ maille } k} U_k = 0}$ (Σ tensions à une maille k est nulle)

- Schémas : suite :

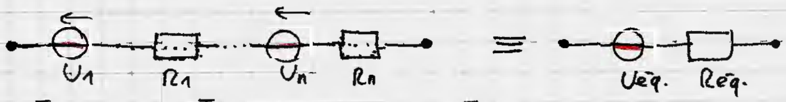

: source de tension commandée


source de courant commandée

- Définitions : — impédance : — uniquement pour les courants alternatifs : Z (équivalent de la résistance, mais pour des selfs, etc, elles ont aussi une résistance qui est une fonction complexe, alors on note la résistance en toute généralité par l'impédance Z.)
  — court circuit :  , avec ☒ = { ⦶, ⊖, ☐, cerc, etc. }
  — puissance : — puissance d'un instrument est égale au produit de sa tension aux bornes par le courant qui le traverse : $P = U \cdot I$.

Association de sources :

série :

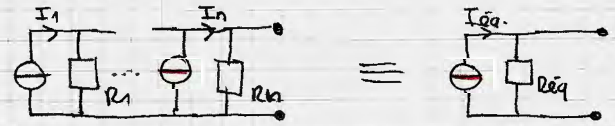


$R_{éq} = \sum_{i=1}^{n} R_i$

$$\boxed{U_{éq} = \sum_{i=1}^{n} U_i}$$

SOURCES DE TENSION EN SÉRIE.

parallèle :



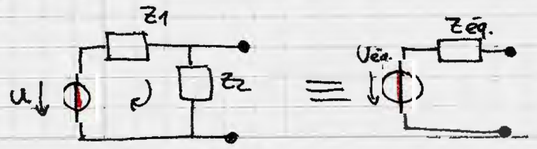
$\frac{1}{R_{éq}} = \sum_{i=1}^{n} \frac{1}{R_i}$

$$\boxed{I_{éq} = \sum_{i=1}^{n} I_i}$$

SOURCES DE COURANT EN PARALLÈLE

⟶ le reste (autres cas possibles) n'est pas utilisé en pratique.

Thévenin : (source de TENSION)

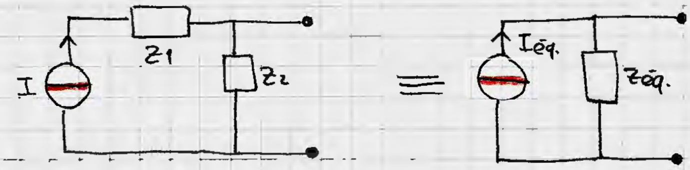


a. L'impédance de sortie $Z_{éq}$ est l'impédance du dipôle lorsque on court-circuite toutes ses sources de tension.

b. La tension $U_{éq}$ est la tension à vide du dipôle, i.e. celle qu'on peut observer à sa sortie lorsqu'il ne débite pas de courant.

$$\boxed{Z_{éq} = \frac{Z_1 \cdot Z_2}{Z_1 + Z_2}} \qquad \boxed{U_{éq} = U \cdot \frac{Z_2}{Z_1 + Z_2}}$$

Norton : (source de COURANT)



a. L'impédance de sortie Zéq. est l'impédance du dipôle lorsque on ouvre toutes les sources de courant.
b. Le courant Iéq. est celui que l'on constate à la sortie du dipôle lorsque on court-circuite Iéq.

Rendement du transfert de puissance: $\eta = \frac{R}{R_i + R}$, R: résistance de charge , R_i = résistance de source

Puissance consommée par la charge: $P_{charge} = \frac{U^2 \cdot R}{(R_i + R)^2}$ [W]

Relations : – capacités : – soit q [C] la charge électrique, alors : $I = \frac{d}{dt} q$

$I = C \cdot \frac{d}{dt} u$

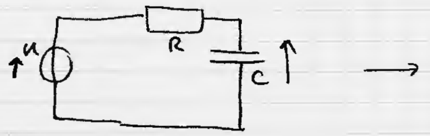
– selfs : – soit Φ [Wb] le flux magnétique, alors : $u = \frac{d}{dt} \Phi$

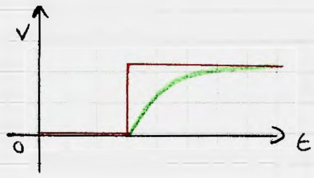
$u = L \cdot \frac{d}{dt} I$

Norton–Thévenin : $U_{TH} = I_N \cdot R_N$, $R_N = R_{TH}$

Définitions

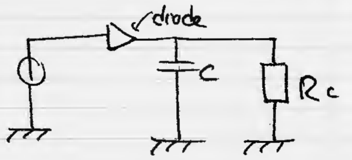
- **capacité**: C – capacitance: symbole: ⊣⊢ il s'agit d'un condensateur qui a la propriété d'amortir des différences de tension.
  - ex:

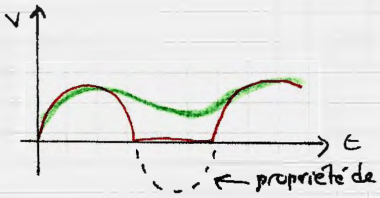




en rouge: ↺ tension
en vert: ce qui passe au travers de la capacité: amortit, une fois que la capacité est chargée, cela équivaut à ne rien mettre
⟹ évite les brusques variations

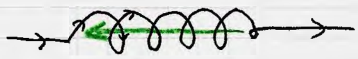
  - ex:





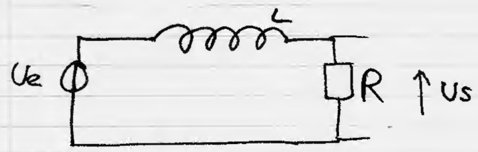
← propriété de la diode: pas de voltage négatif.

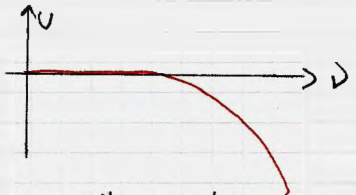
- **self**: inductance L: La self a une résistance interne appelée impédance Z. Il s'avère que cette impédance est fonction de la fréquence. Cela permet de opposer une plus forte résistance pour certaines fréquences ⟶ sélectionne: si fréquence haute, ne laisse pas passer le courant.
  - exemples: – haut parleurs, filtres passe-haut-bas: la "résistance" (impédance) aux hautes fréquences devient telle que le courant ne passe plus.
  - construction:

L: 

∃ courant électrique, par les équations de Maxwell: ⟹ induction ⟹ champ. ∝ à ν

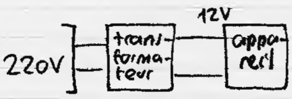
  - ex:





- **gain**: – c'est le rapport: $\frac{U_s}{U_e}$, pour tous les circuits ci-dessus, on a des gains < 1, mais on peut avoir des gains > 1 dans les cas où on a une source ds le circuit. Le gain > 1 se fait au détriment d'autres grandeurs.

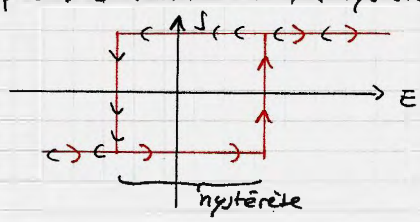
- **charge**: – résistance / impédance de charge. On définit la charge par l'appareil à alimenter. Par exemple:



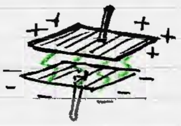
ici la charge c'est l'appareil, si on considère le système sans l'appareil, la charge c'est le transformateur.

- **câbles coaxiaux**: – il s'agit de deux câbles séparés par un très mauvais conducteur (isolant). Ces câbles sont excellents pour les hautes fréquences.

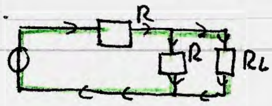
- **hystérèse**: – p.ex. en matériaux, l'hystérèse c'est la plage de différence de transition entre l'allé et le retour.



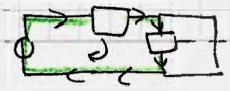
- **condensateur**: – c'est ce dont est fait une capacité



- **tension à vide**: – tension d'un circuit si ∄ de charge, i.e. il s'agit en quelque sorte d'une valeur de référence.



RL: résist. de charge . A vide:



Enseignement de l'électronique pour ingénieurs physiciens
Professeur Daniel Mlynek

Programme du premier semestre

Le déroulement du cours d'électronique suivra le planning suivant :
Les cours des jeudi seront divisés en deux périodes de 45 minutes, la première périodes où le cours sera donné par Monsieur Daniel Mlynek, concernera la partie théorique illustrée de quelques simulations, et la deuxième sera consacrée au exercices, corrigés et préparation au travaux pratiques.

Date	Mardi 8h15 12h00	Jeudi 14h15 16h00	Séance en classe CE2 Séance de laboratoire ELG 124	Participant
21.10.97	CO3		Séance d'introduction donnée par Daniel Mlynek. **leçon 1** Effet résistif, la résistance, les relations de Kirchhoff Pas de simulation prévue. **Exercice leçon 1:** 5.1, 5.2, 5.3, 5.4	**Cours :** Daniel Mlynek. **Exercices :** Pierre-Yves Rausis Antonin Frédéric Yves Pizzuto Christophe Alexandre
23.10.97		CE2	**Leçon 1 suite** : source de tension et de courant, Théorèmes de Thévenin et de Norton, principe de superposition. Pas de simulation prévue. **Exercice leçon 1 suite:** 5.5 à 5.14	**Cours :** Daniel Mlynek. **Exercices :** Pierre-Yves Rausis. Antonin Frédéric. Yves Pizzuto Christophe Alexandre
28.10.97	ELG 124		**TP 1 :1^er^ groupe :** Oscilloscope et générateur de fonction Décibel-mètre (dB-mètre) La source de tension continue Théorème de Thévenin	Pierre-Yves Rausis. Antonin Frédéric Yves Pizzuto Christophe Alexandre
30.10.97		CE2	**Leçon 2** Effet résistif, loi d'Ohm et résistances Effet auto inductif, inductances et bobines Effet capacitif et capacité 42 Slide powerpoint à disposition Simulation	**Cours :** Daniel Mlynek. **Exercices et simulation:**

			Charge et décharge d'un condensateur Charge et décharge d'une bonine Avec le logiciel DesignLab **Exercice leçon 2:** 5.1 à 5.6	Pierre-Yves Rausis. Antonin Frédéric. Yves Pizzuto Christophe Alexandre
4.11.97	ELG 124		**TP 1:2ème groupe** : Oscilloscope et générateur de fonction Décibel-mètre (dB-mètre) La source de tension continue Théorème de Thévenin	Pierre-Yves Rausis. Antonin Frédéric Yves Pizzuto Christophe Alexandre
6.11.97		CE2	**Leçon 3** Caractéristiques de signaux périodiques Puissance d'un dipôle Régime sinusoïdal Associations d'impédances 28 Slide à disposition Simulation : mise en évidence du déphasage courant tension dans un curcuit RC par exemple, a diférentes fréquences. Avec le logiciel DesignLab **Exercice leçon 3:** 5.1 à 5.13	**Cours :** Daniel Mlynek. **Exercices :** Pierre-Yves Rausis Antonin Frédéric Yves Pizzuto Christophe Alexandre
11.11.97	ELG 124		**TP 2:1er groupe :** Multimètres Fréquencemètre (Philips PM 2519) Application : mesure d'un circuit RC	Pierre-Yves Rausis. Antonin Frédéric Yves Pizzuto Christophe Alexandre
13.11.97		CE2	**Leçon 4** Analyse fréquentielle expérimentale Analyse fréquentielle à l'aide des nombres complexes 21 Slide à disposotion Simulation : Diagramme de bode module et argument d'un filtre passe bande Avec le logiciel DesignLab **Exercice leçon 4:** 4.1 à 4.10	**Cours :** Daniel Mlynek. **Exercices :** Pierre-Yves Rausis Antonin Frédéric Yves Pizzuto Christophe Alexandre
18.11.97	ELG 124		**TP 2: 2ème groupe :** Multimètres Fréquencemètre (Philips PM 2519) Application : mesure d'un circuit RC	Pierre-Yves Rausis. Antonin Frédéric Yves Pizzuto Christophe Alexandre
20.11.97		CE2	**Leçon 5** Régime transitoire et régime permanent	**Cours :** Daniel Mlynek.

			Régime libre et régime forcé la transformation de Laplace 22 Slide à disposotion Simulation : Circuit RLC (oscillations amorties) Avec le logiciel DesignLab **Exercice leçon 5:** 4.1 à 4.6	 **Exercices :** Pierre-Yves Rausis Antonin Frédéric Yves Pizzuto Christophe Alexandre
25.11.97	ELG 124		**TP 3:1er groupe :** Cellule RC Filtre RC passif passe-bande	Pierre-Yves Rausis. Antonin Frédéric Yves Pizzuto Christophe Alexandre
27.11.97		CE2	**Leçon 6** Les séries de Fourier La transformation de Fourier 21 Slide à disposition Simulation : Série fourier d'un signal sinusoïdal Série fourier d'une addition de signal sinusoïdal pour en faire un signal carré **Exercice leçon 6:** 3.1 à 3.3	**Cours :** Daniel Mlynek. **Exercices :** Pierre-Yves Rausis Antonin Frédéric Yves Pizzuto Christophe Alexandre
2.12.97	ELG 124		**TP 3: 2ème groupe :** Cellule RC Filtre RC passif passe-bande	Pierre-Yves Rausis. Antonin Frédéric Yves Pizzuto Christophe Alexandre
4.12.97		CE2	**Leçon 7** Introduction aux systèmes asservis Amplificateurs différentiels Amplificateurs opérationnels 26 Slide à disposition Simulation : Différents montages de base à l'aide d'amplificateur **Exercice leçon 7:** 5.1 à 5.11	**Cours :** Daniel Mlynek. **Exercices :** Pierre-Yves Rausis Antonin Frédéric Yves Pizzuto Christophe Alexandre
9.12.97	ELG 124		**TP 4:1er groupe :** L'amplificateur non-inverseur L'amplificateur inverseur L'intégrateur Le sommateur Redresseur sans seuil	Pierre-Yves Rausis. Antonin Frédéric Yves Pizzuto Christophe Alexandre

11.12.97		CE2	**Leçon 8** Les montages non linéaires à amplificateurs opérationnels Les AOP en réaction positive, les comparateurs 11 Slide à disposition Simulation : Oscillateur, redresseur, trigger de schmitt **Exercice leçon 8:** 3.1 à 3.2	**Cours :** Daniel Mlynek. **Exercices :** Pierre-Yves Rausis Antonin Frédéric Yves Pizzuto Christophe Alexandre
16.12.97	ELG 124		**TP 4: 2ème groupe :** L'amplificateur non-inverseur L'amplificateur inverseur L'intégrateur Le sommateur Redresseur sans seuil	Pierre-Yves Rausis. Antonin Frédéric Yves Pizzuto Christophe Alexandre
18.12.97		CE2	Evaluation écrite comptant pour le 20% de la note finale	Daniel Mlynek. Pierre-Yves Rausis. Antonin Frédéric Yves Pizzuto Christophe Alexandre
6.01.98	ELG 124		Miniprojet groupe1	Pierre-Yves Rausis. Antonin Frédéric Yves Pizzuto Christophe Alexandre
8.01.98			Simulation LEAO	Pierre-Yves Rausis. Antonin Frédéric Yves Pizzuto Christophe Alexandre
13.01.98	ELG 124		Miniprojet groupe2	Pierre-Yves Rausis. Antonin Frédéric Yves Pizzuto Christophe Alexandre
15.01.98			Simulation LEAO	Pierre-Yves Rausis. Antonin Frédéric Yves Pizzuto Christophe Alexandre
20.01.98	ELG 124		Miniprojet groupe1	Pierre-Yves Rausis. Antonin Frédéric Yves Pizzuto Christophe Alexandre
22.01.98			Simulation LEAO	Pierre-Yves Rausis. Antonin Frédéric Yves Pizzuto Christophe Alexandre
27.01.98	ELG		Miniprojet groupe2	Pierre-Yves Rausis.

	124			Antonin Frédéric Yves Pizzuto Christophe Alexandre
29.01.98			Simulation LEAO	Pierre-Yves Rausis. Antonin Frédéric Yves Pizzuto Christophe Alexandre
3.02.98			Défense des miniprojets pour les deux groupes	Pierre-Yves Rausis. Antonin Frédéric Yves Pizzuto Christophe Alexandre
5.02.98				

Systèmes logiques

- combinatoire : – sortie dépend uniq. de l'état des variables d'entrée.
- séquenciel : – sortie dépend de l'évolution dans le temps des variables d'entrée.

⇒ algèbre utilisé : algèbre de Boole : $1 \equiv 5\,V$
$0 \equiv 0\,V$

- on a : – constantes
  – variables
  – opérations : – inversion : $\bar{A} = A^c$
    – et : $A \cdot B$
    – ou : $A + B$

  } ⇒ définit des portes logiques

- Remarque : – addition : $1+1=1$
  – mult. : $1 \cdot 1 = 1$
  – inversion : $\bar{0} = 1$; $\bar{1} = 0$

- Thm. : $\bar{\bar{A}} = A$
  $A+0 = A$
  $A+1 = 1$
  $A+\bar{A} = 1$
  $A \cdot A = A$
  $A \cdot \bar{A} = 0$

- Thm. : de Morgan : transf. en porte NAND :

$$\overline{ab} = \bar{a} + \bar{b}$$
$$\overline{a+b} = \bar{a} \cdot \bar{b}$$

- Codes : – hexadécimal, octal, binaire
  ↓
  0, ... , 9, a, b, c, d, e, f

Exercice : – mise en équation : somme de produits dans lesquels sont comprises toutes les variables d'entrée, lorsque la sortie vaut 1 :

var. entrée			sortie
C	B	A	Y
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

$A = A$: A
$A = 0$: $\bar{A}$

pas nécessaire

$$Y = \underbrace{\bar{A}\bar{B}\bar{C} + A\bar{B}\bar{C}}_{(\bar{A}+A)\bar{B}\bar{C}} + AB\bar{C} + \bar{A}\bar{B}C + ABC + \underbrace{C\bar{A}\bar{B}}_{=0} + \dots$$

$$(\underbrace{\bar{A}+A}_{=1})\bar{B}\bar{C} \qquad AB(\underbrace{\bar{C}+C}_{=1}) \qquad \bar{A}\bar{B}C$$

$$= \bar{B}\bar{C} + AB + \bar{A}\bar{B}C$$

⇒ on peut simplifier par des tables de karnaugh

C \ BA	00	01	11	10
0	1	1	1	0
1	1	0	1	0

toutes les poss.

on ne peut grouper les termes en 1 que 2 à 2, 4 à 4, 8 à 8, ...
On regroupe les 1 ensemble et on regarde ce qui ne varie pas.

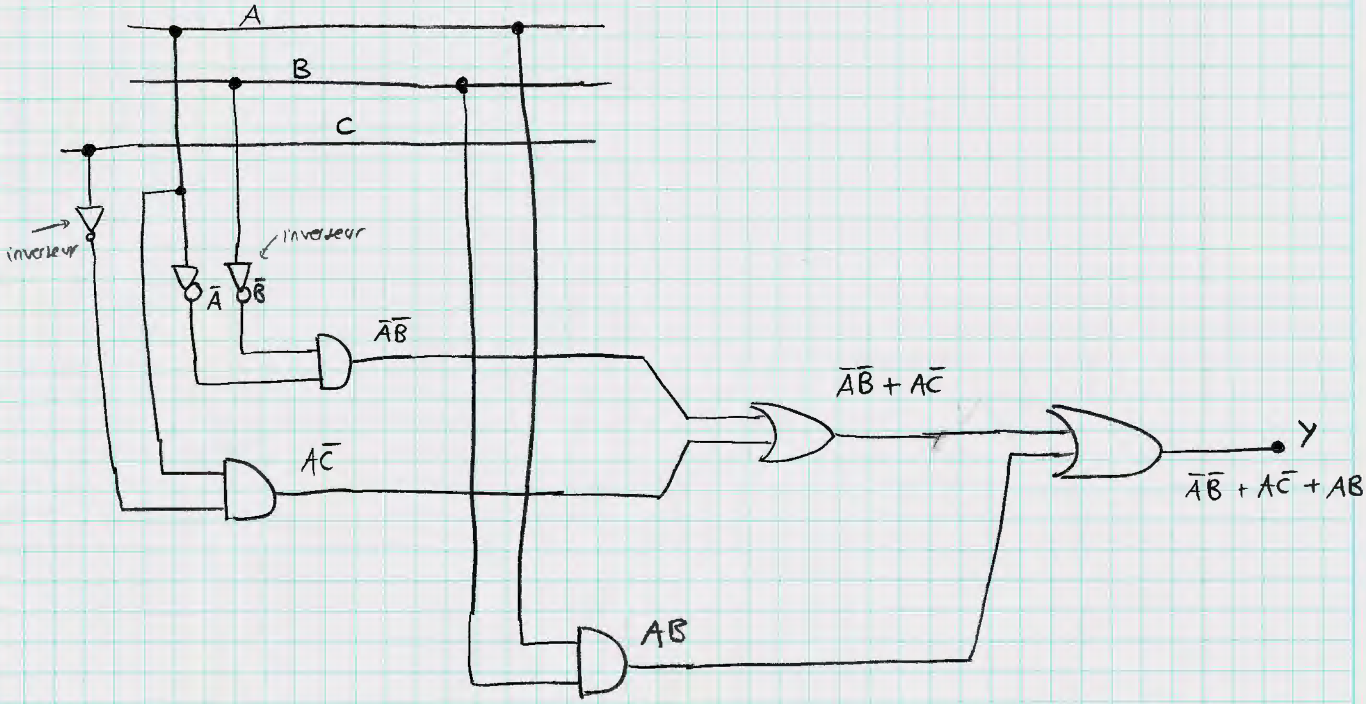
$$Y = \bar{A}\bar{B} + A\bar{C} + AB$$

2nd. solution :

$$Y = \bar{A}\bar{B} + A\bar{C} + ABC$$

} équivalent

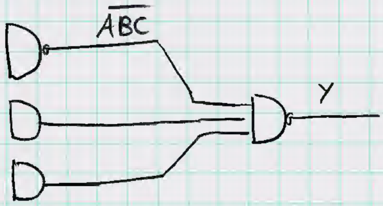
Logigramme :



Thm. Morgan : idem ce qui a été vu aux probabilités.

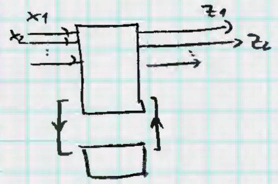
$$Y = ABCD + \bar{A}BC\bar{D} + AB\overline{CD}$$

$$= \overline{ABCD} \cdot \overline{\bar{A}B\overline{CD}} \cdot \overline{AB\overline{CD}}$$



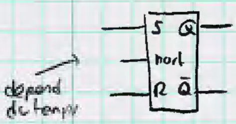
Syst. logique séquenciels

- sortie dépend de l'entrée à l'instant t.
- Modèle de Mealy



- logique séq. : asynchrone : les sortient basculent uniq. en fct. des ch. de var. d'entrée.
  synchrone : sortient basculent en fct. des var. d'entrée à l'instant t.

Synchrone

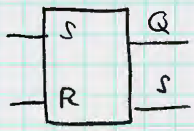


Eqn.

$Q^+ = S + Q\bar{R}$

$Q = f(S, R, Q)$

Asynchrone

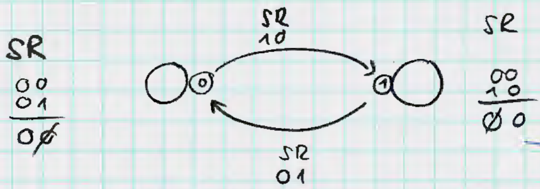


Q : sortie à t $\quad$ Q^+ : sortie à l'instant t + 1

- fonctionnement:

$S = 1$; $R = 0$ $\Rightarrow$ $Q^+ = 1$
$S = 0$; $R = 1$ $\Rightarrow$ $Q^+ = 0$
$S = 0$; $R = 0$ $\Rightarrow$ $Q^+ = Q$
$S = 1$; $R = 1$ $\Rightarrow$ (interdit)

- graphe des états:

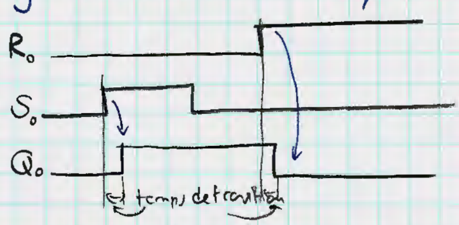


ø : la variable corespondante n'intervient pas
→ le R détermine ici l'état
ø : indéterminé

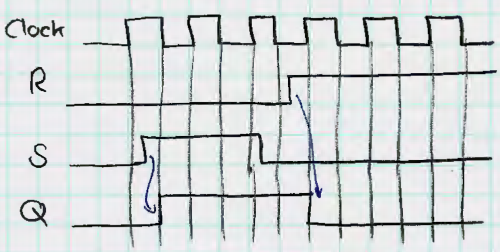
- table de vérité

Q	S	R	Q^+
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	n/a
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	n/a

- timing de la bascule RS asynchrone

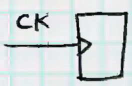


syst. synchrone (+ signal horloge)

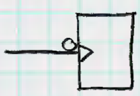


temps ajusté sur clock.

- convention de notation



flanc montant



flanc descendant $\longrightarrow$ bascule au moment ↑ ou ↓

- ∃ plusieurs autres types de bascules.

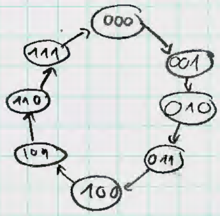
– compteur et séquenceur : réal. compt. synch. binaire 3 bits à l'aide bascule D.

1) Synchrone ⇒ clock commun à toutes les bascules

2) Compt. bin. ⇒ gfx. des états.

décimal	binaire
0	000
1	001
2	010
3	011
4	100
5	101
6	110
7	111

Q_C Q_B Q_A



3) tables de vérité en fct. de la bascule choisie (ici D)

4) Simplification par Karnaugh

D_A

$Q_C \backslash Q_B Q_A$

1 0 0 1
1 0 0 1

D_B

$Q_C \backslash Q_B Q_A$

0 1
0 1

D_C

$Q_C \backslash Q_B Q_A$

0 0 1 0
0 1 0 1

5) Dessin du schéma :

6) Timing diagramme

Ck 

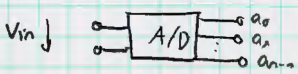
Q_A

Q_B

Q_C

Convertisseurs A/D ; D/A

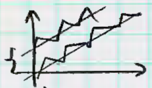
A/D :



– un convertisseur A/D de n bits permet de quantifier un signal avec 2^n positions.

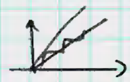
Resolution : – fixé par le nb. de bits. du convertisseur
– ⊕ petite var. analogique à l'entrée qui peut être convertie
LSB : lowest significant bit   0 0 0 1 (= résolution)
celui-là
MSB : most signific. bit

Erreurs : – offset :



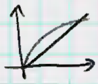
(h. à l'origine)

– gain :

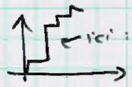


(pente)

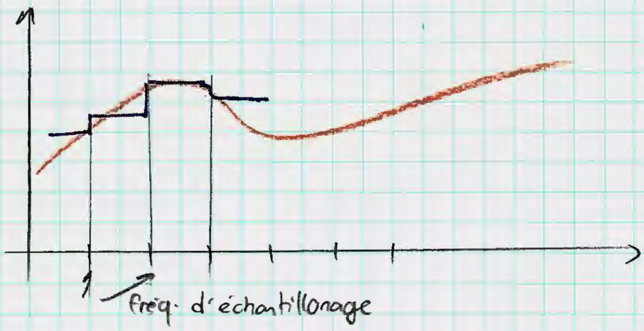
– non linéarité (intégrale)



– différentielle

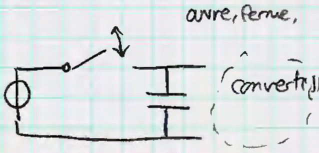


Echantillonage et maintien :



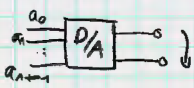
⟹ il faut échantillonner le signal : au moment où on fait la conversion, on a une valeur stable, fixe du signal

⟹ ajoute un circuit



Construction : ∃ plusieurs possibilités (p. 128 - 131)

D/A :



nouveau ici

relation qui lie la sortie à l'entrée : $V_{out} = \frac{1}{2^n} V_{réf} \left(\underbrace{A_0 \cdot 2^0 + A_1 \cdot 2 + \ldots + A_{n-1} \cdot 2^{n-1}}_{\text{signal codé digital : nb. bits}} \right)$

chaque bit représente un certain bond de voltage

avec : n : nombre de bits

différence entre le signal avant l'entrée et après :

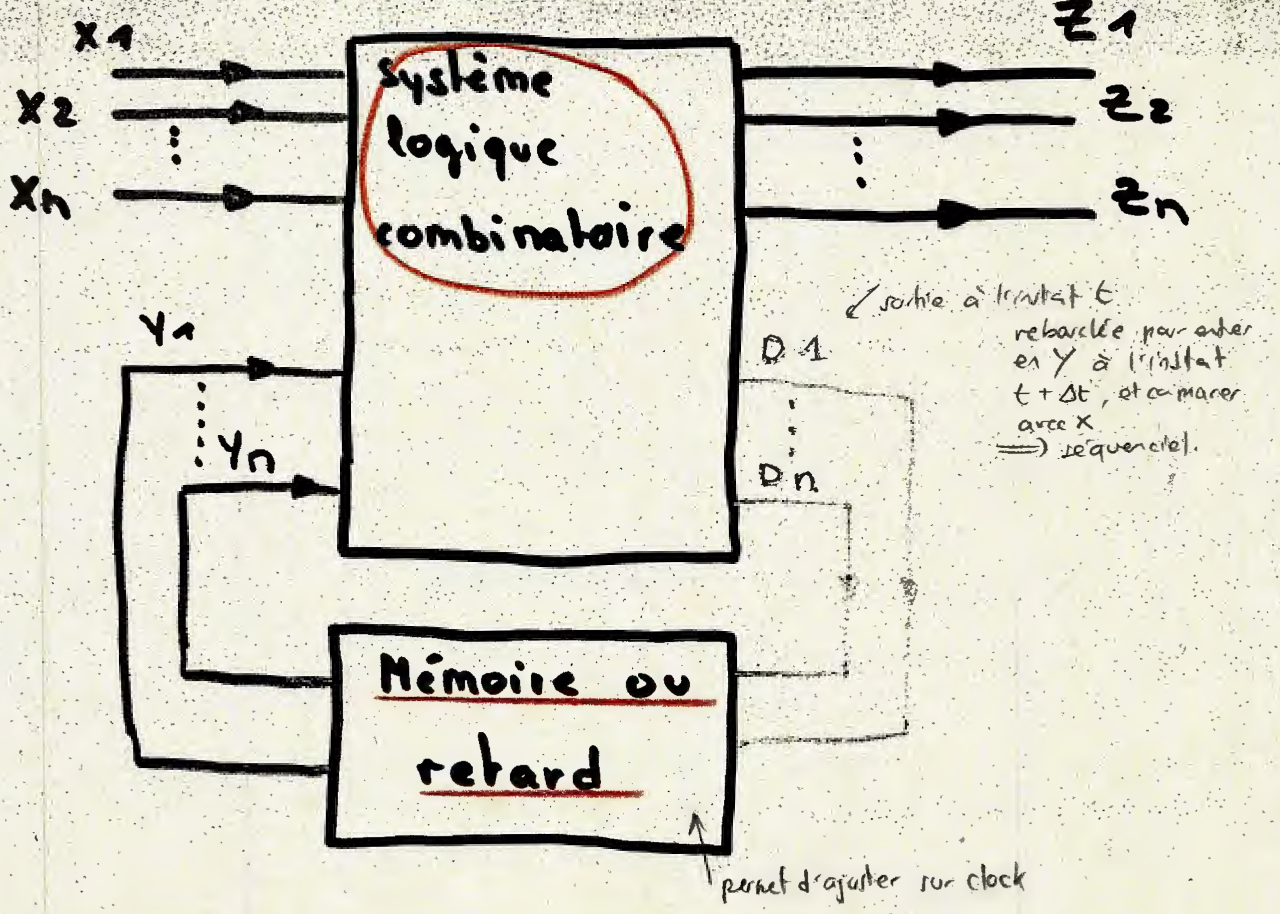
(machine) analog. ⟶ num : traitement ordinateur ⟶ analogique (machine)

Système logique séquentiel

logique combinatoire : les sorties dépendent des entrées à l'instant t

logique séquentielle : les sorties dépendent des entrées à l'instant t ainsi que des états précedent de ces entrées

Modèle de Mealy



$$z = f(x, y)$$

Définitions :

Système séquentiel asynchrone

un système séquentiel est dit asynchrone lorsque les sorties basculent (passage de 0 à 1 ou de 1 à 0) uniquement en fonction des changement des variables d'entrées.

Système séquentiel synchrone

Un système séquentiel est dit synchrone lorsque les sorties basculent en fonction des changements des variables d'entrée mais à un instant t précis. Ce basculement est périodique, et est commandée par un signal appelé signal d'horloge ou clock (ck ou cp)

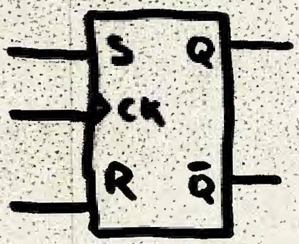
Elément de base des systèmes séquentiels

(fonctions)

Flip-Flop ou bascule, latches, verrou

S-R (set - Reset)

Synchrone

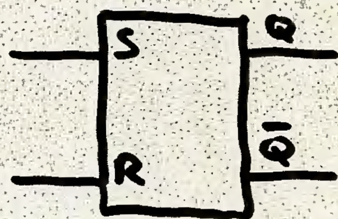


équation

$$\boxed{Q^+ = S + Q\bar{R}}$$

$$Q = f(S,R,Q)$$

Asynchrone



Q : sortie à l'intant t

Q^+ : sortie à l'instant $t+1$

fonctionnement

au départ Q_0 peut être = à n'importe quoi, on retrouvera toujours

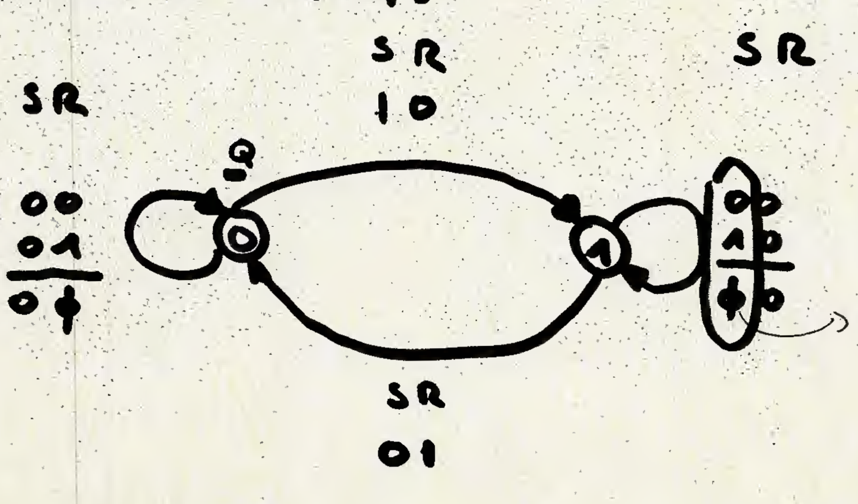
$S=1 \quad R=0 \Rightarrow Q^+=1$ (set)

$S=0 \quad R=1 \Rightarrow Q^+=0$ (reset)

$S=0 \quad R=0 \Rightarrow Q^+=Q$

$S=1 \quad R=1 \Rightarrow$ Etat interdi (set et reset)

Graphe des états



variable n'intervient pas, donc elle est non définie.

Table de vérité

Q	S	R	Q+
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	—
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	—

$Q^+ = S + Q \cdot \overline{R}$

celui d'avant ⟹ réalise des séquences.

$Q^+ = 0 + 0 \cdot 0 = 0$

$Q^+ = 0 + 0 \cdot 0 = 0$

$Q^+ = 1 + 0 \cdot 1 = 1$

$Q^+ = 1 + 0 \cdot 0 = 1 \longrightarrow$ n/a

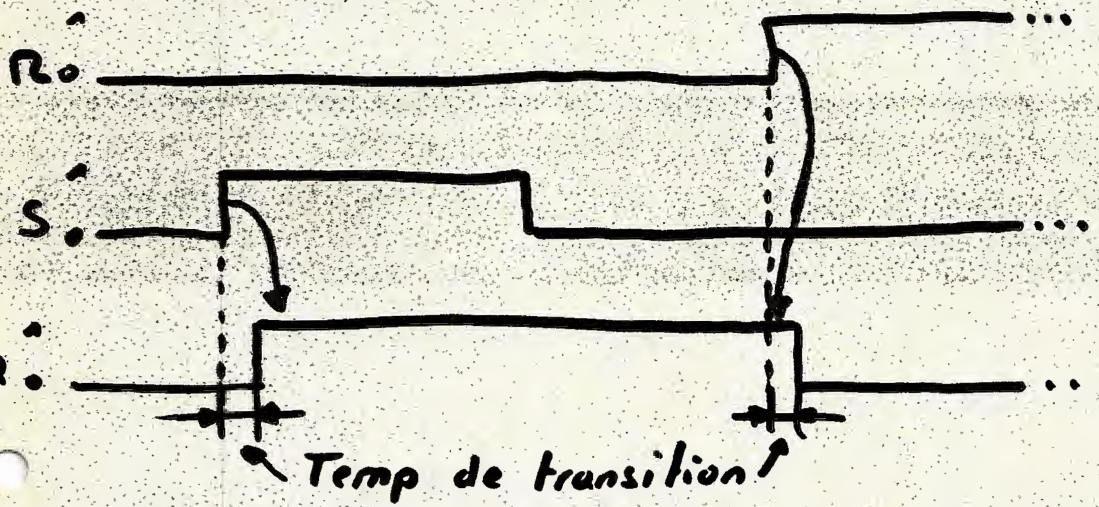
$Q^+ = 0 + 1 \cdot 1 = 1$

$Q^+ = 0 + 1 \cdot 0 = 0$

$Q^+ = 1 + 1 \cdot 1 = 1$

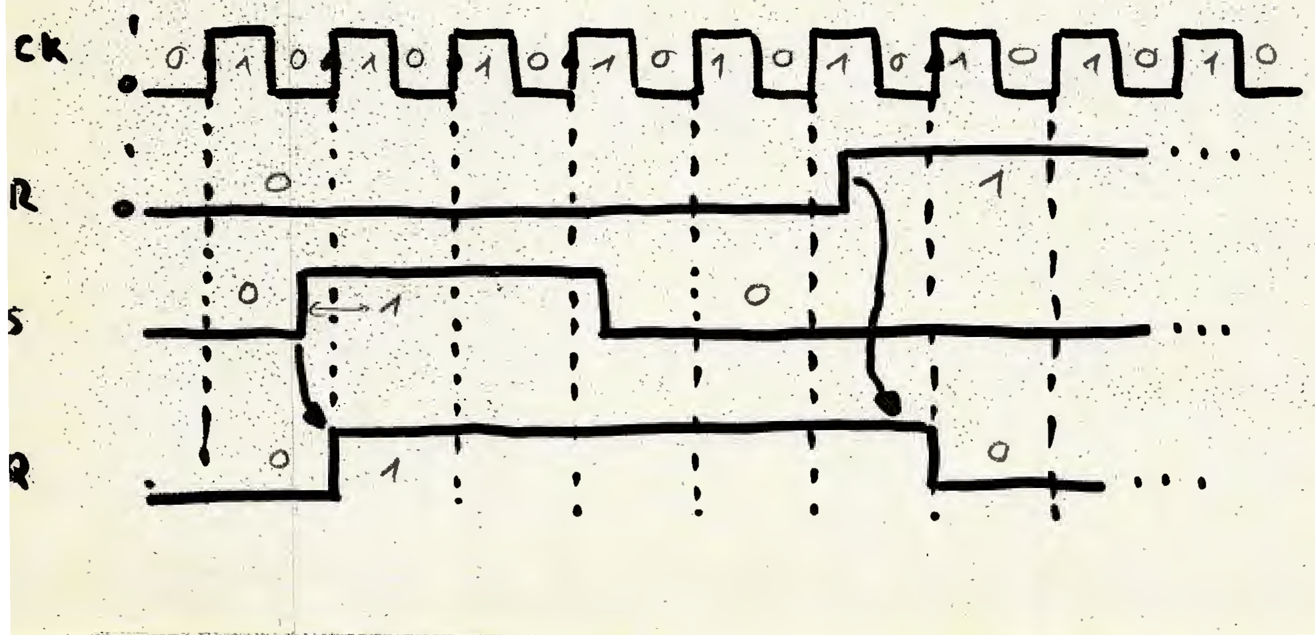
$Q^+ = 1 + 1 \cdot 0 = 1 \longrightarrow$ n/a

Timing diagramme de la bascule RS asynchrone



Timing diagramme de la bascule RS synchrone

$Q^+ = S + Q \cdot \overline{R}$



Convention de notation

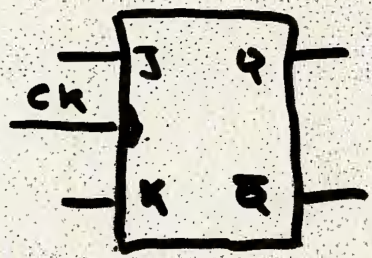
basculement sur le
flanc montant du ck

basculement sur le
flanc descendant du ck

Autre type de bascule

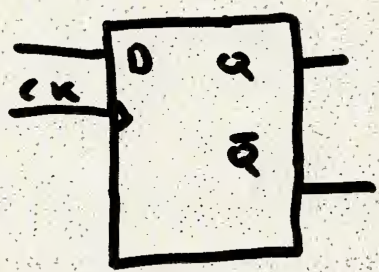
Bascule J-K

$$Q^+ = J\bar{Q} + Q\bar{K}$$



Bascule D

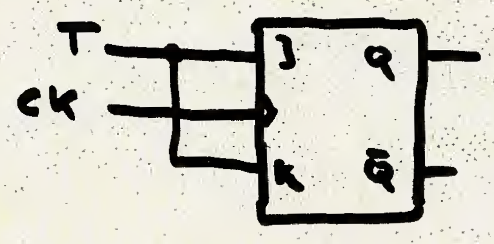
$$Q^+ = D$$



Bascule T

(cas particulier de la bascule JK) (J=K=T)

$$Q^+ = T \oplus Q$$



Compteur et séquenceur

réalisation d'un compteur synchrone binaire 3 bits à l'aide de bascule D

sait compter de 0 à 7 en binaire

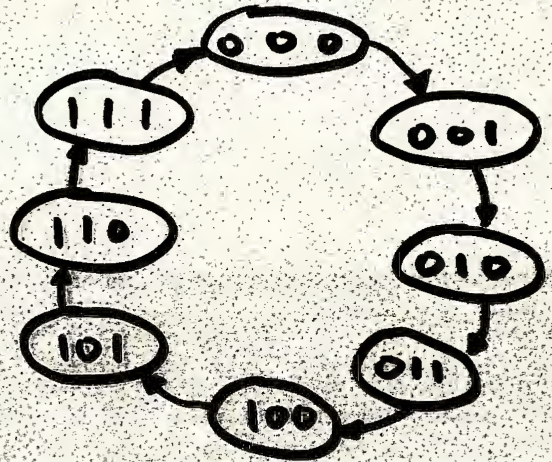
1°) Synchrone ⇒ clock commun à toute les bascules

2°) Compteur binaire ⇒ graphe des états

déc	binaire
0	000
1	001
2	010
3	011
4	100
5	101
6	110
7	111

⇒

$Q_C \; Q_B \; Q_A$



3) Etablir les tables de vérité en fonction de la bascule choisie (bascule D)

$Q^+ = D$

ici on a 3 bascules, 1 par chaque bit

↓ n°1 ↓ n°2 ↓ n°3

	Q_C	Q_B	Q_A	$Q_C^+ = D_C$	$Q_B^+ = D_B$	$Q_A^+ = D_A$
0	0	0	0	0	0	1
1	0	0	1	0	1	0
2	0	1	0	0	1	1
3	0	1	1	1	0	0
|	1	0	0	1	0	1
|	1	0	1	1	1	0
|	1	1	0	1	1	1
7	1	1	1	0	0	0

4) Simplification par Karnaugh

$D_A = Q_A^+$

$Q_C \backslash Q_B Q_A$	00	01	11	10
0	1	0	0	1
1	1	0	0	1

$D_B = Q_B^+$

$Q_C \backslash Q_B Q_A$	00	01	11	10
0	0	1	0	1
1	0	1	0	1

$D_C = Q_C^+$

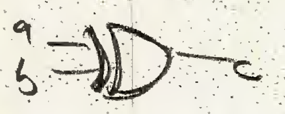
$Q_C \backslash Q_B Q_A$	00	01	11	10
0	0	0	1	0
1	1	1	0	1

toujours choisir les ⊕ grds regroupements possibles pour simplifier.

$D_A = \overline{Q_A}$

$D_B = Q_A \overline{Q_B} + \overline{Q_A} Q_B = Q_A \oplus Q_B$ (ou exclusif)

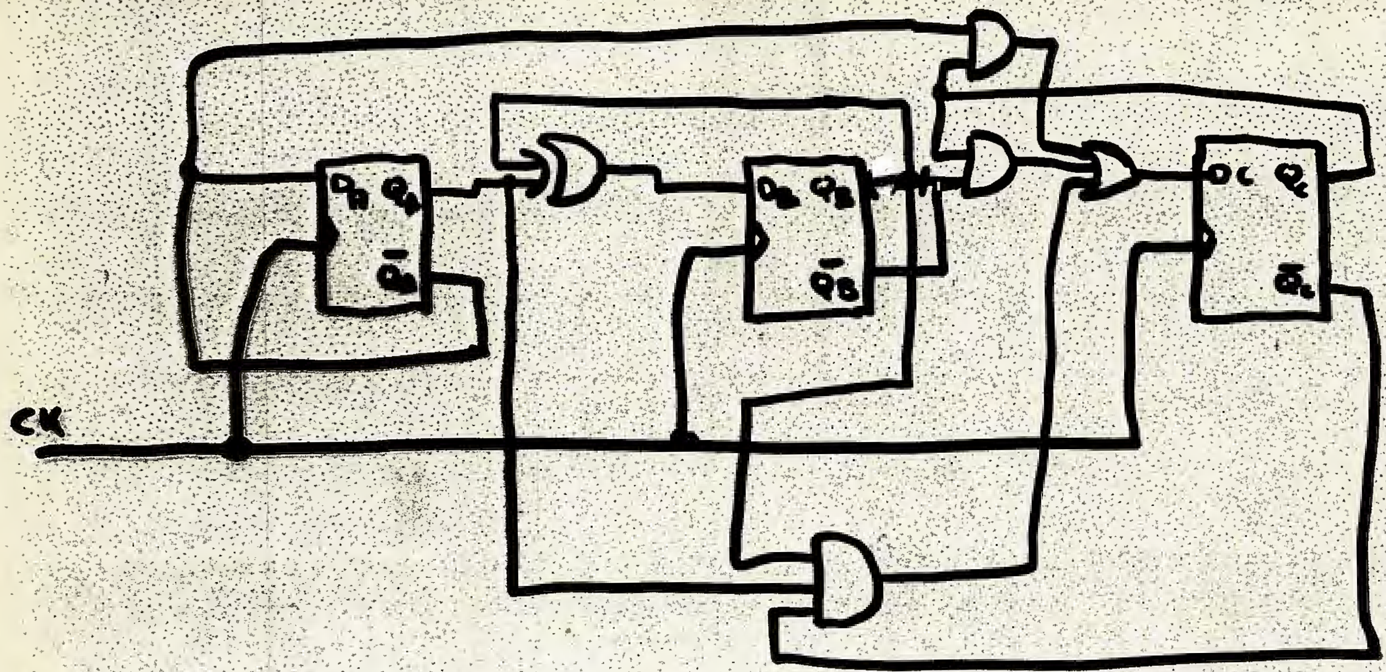
$D_C = \overline{Q_B} Q_C + Q_A Q_B \overline{Q_C} + \overline{Q_A} Q_C$



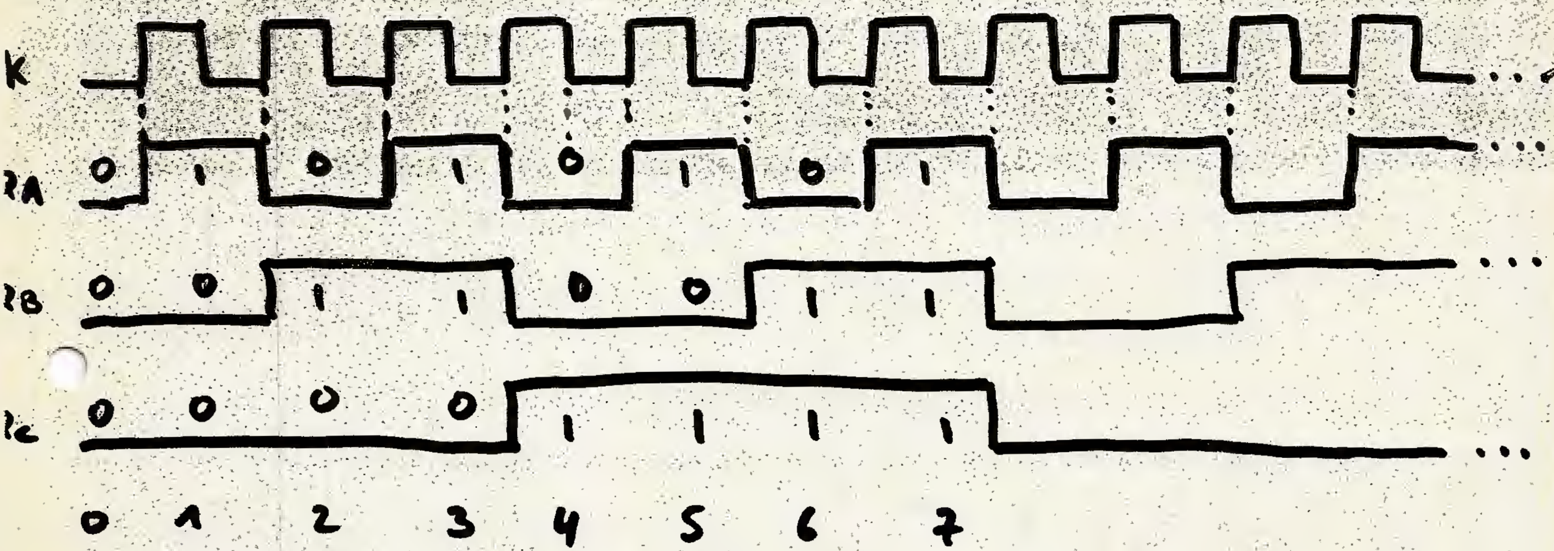
→ ou exclusif $c = a \oplus b = a\overline{b} + \overline{a}b$

a	b	
0	0	0
0	1	1
1	0	1
1	1	0

5) Dessin du schéma



6) Timing diagramme



TECHNIQUES DIGITALES

ANALYSE D'UN SYSTEME SEQUENTIEL SYNCHRONE

LOGIGRAMME

ETABLISSEMENT DES EQUATIONS

ETABLISSEMENT DES TABLES
DES ETATS MATRICIELLE

CONSTRUCTION GRAPHE DES ETATS

DIAGRAMME TEMPOREL

SYNTHESE D'UN SYSTEME LOGIQUE SEQUENTIEL SYNCHRONE

CAHIER DES CHARGES
DIAGRAMME TEMPOREL

CONSTRUCTION DU GRAPHE DES ETATS

ETABLISSEMENT DE LA TABLE DES ETATS
MATRICIELLE NON ASSIGNEE

REDUCTION ET ASSIGNEMENT DE LA TABLE
DES ETATS MATRICIELLE

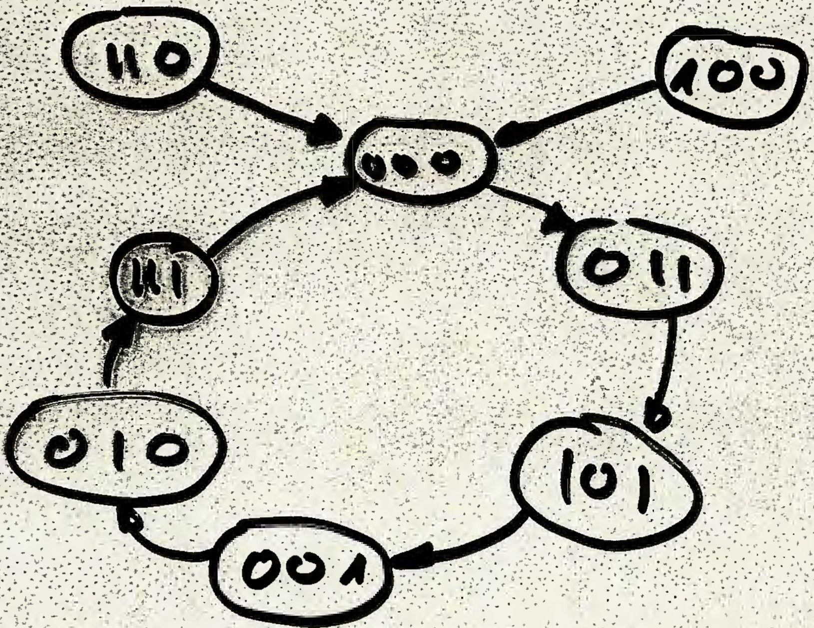
MISE EN EQUATION

DESSIN DU LOGIGRAMME

SIMULATION/REALISATION

Exercice 1

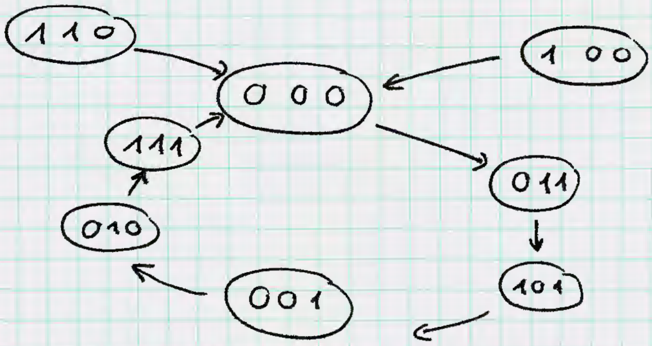
soit le graphe des états suivant:



- Réaliser le séquenceur correspondant au graphe d'état ci dessus.

- Utilisez des bascules D

Exercice 1 : réalisation d'un séquenceur sur la base d'un graphe d'état, bascules D.



- Comme on a 3 bits, alors on a besoin de 3 bascules. Table de vérité :

Q_C	Q_B	Q_A	$Q_C^+ = D_C$	$Q_B^+ = D_B$	$Q_A^+ = D_A$
0	0	0	0	1	1
0	0	1	0	1	0
0	1	0	1	1	1
0	1	1	1	0	1
1	0	0	0	0	0
1	0	1	0	0	1
1	1	0	0	0	0
1	1	1	0	0	0

cette notation car la bascule D est :

ssi $D_i = Q_i^+$

- Par convention on écrit ce type de tables dans l'ordre $Q_n ; Q_{n-1} ; \dots ; Q_2 ; Q_1$.
- On veut simplifier avec les tables de Karnaugh pour chaque bascule, i.e. on fait une table par bascule
- On remarque les points suivants pour les tables de Karnaugh :
  1. On a intérêt à former les plus grands paquets possibles pour simplifier au maximum
  2. La table s'inscrit sur un cylindre pour regrouper.
  3. l'état de $Q_B Q_A$ doit être décrit par {00 ; 01 ; 11 ; 10} ou toute permutation équivalente, mais on ne peut pas passer de (01) à (10) car il y a 2 variables qui changent, et un regroupement entre des sorties "1" des colonnes (01) et (10) ne serait plus possible car 2 variables changent, et plus aucune n'est constante.

$Q_C^+ = D_C$

Q_C \ $Q_B Q_A$	00	01	11	10
0	0	0	1	1
1	0	0	0	0

$Q_B^+ = D_B$

Q_C \ $Q_B Q_A$	00	01	11	10
0	1	1	0	1
1	0	0	0	0

Q_C \ $Q_B Q_A$	00	01	11	10
0	1	0	1	1
1	0	1	0	0

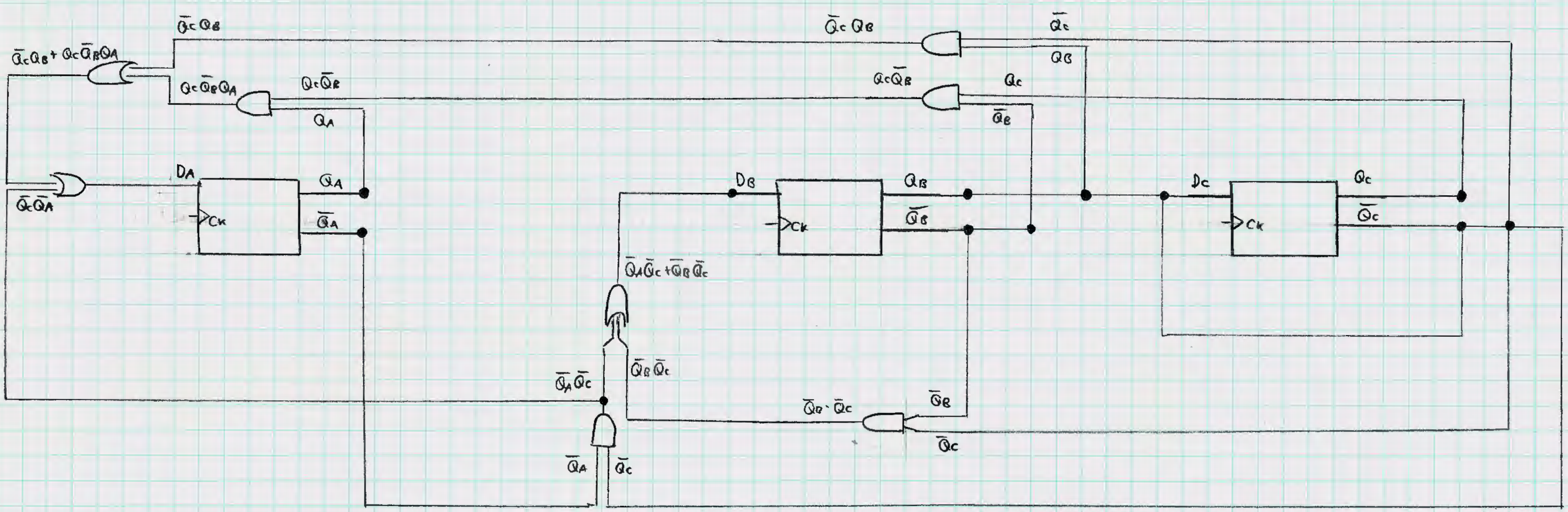
$D_C = \overline{Q_C} Q_B$

$D_B = \overline{Q_C}\,\overline{Q_B} + \overline{Q_C}\,\overline{Q_A}$

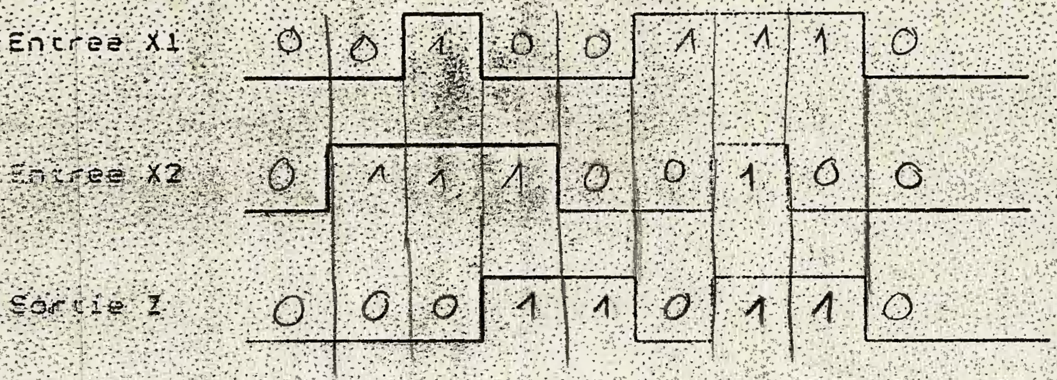
$D_A = Q_C \overline{Q_B} Q_A + \overline{Q_C} Q_B + \overline{Q_C}\,\overline{Q_A}$

- on remarque aussi que dans la sortie il est assez logique de regrouper les termes constants, i.e. on laisse les termes ≠ cte de côté car ils n'influencent pas la sortie.

Schéma avec bascules D :



Réaliser un système logique synchrone à la base du chronogramme ci-dessous qui est complètement défini.



a) Déterminer le nombre d'états et tracer le graphe des états.
b) En déduire la table des états
c) Réduire celle-ci
d) Retracer un nouveau graphe des états à partir de c) et vérifier que son comportement soit identique à a).

FACULTATIF
e) Assigner la table c) de manière arbitraire.
f) En déduire les équations simplifiées.